

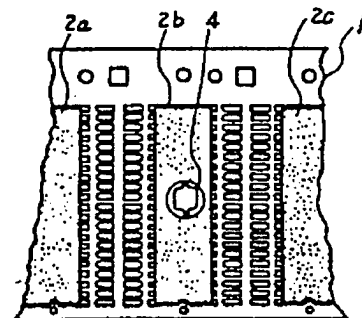
JA - 1985-07

(54) INSPECTING PROCESS OF SEMICONDUCTOR DEVICE

(11) 60-124834 (A) (43) 3.7.1985 (19) JP
(21) Appl. No. 58-232305 (22) 9.12.1983
(71) NIPPON DENKI K.K. (72) MOTOFUMI KUDOU(1)
(51) Int. Cl. H01L21/66

PURPOSE: To provide the titled inspection process with high reliability and excellent economic efficiency without any negligence of inspection at all by a method wherein any defective chip, bonding wire or lead frame of a rejective semiconductor device are destroyed to be removed as electrically defective parts in the later processes.

CONSTITUTION: An appearance inspection is performed on DIP type semiconductor devices 2a-2c resin sealed as they are placed on a lead frame 1. In this case, any appearance-defective chip and bonding pad of a semiconductor device 2b are partly destroyed by opening a hole 4 to be removed without negligence of inspection and performing any additional processes simultaneously with any other appearance-defective and electrically defective parts detected in the next electrical inspection process. Through these procedures, the marking of defective appearance made on the semiconductor chip by opening a hole 4 in this case may be applicable to a bonding wire or a lead frame to achieve the same purpose.



~~437/8~~
437/923

DF

⑫ 公開特許公報(A) 昭60-124834

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和60年(1985)7月3日

H 01 L 21/66

6603-5F

審査請求 未請求 発明の数 1 (全2頁)

⑮ 発明の名称 半導体装置の検査方法

⑯ 特 願 昭58-232305

⑰ 出 願 昭58(1983)12月9日

⑱ 発 明 者 工 藤 元 文 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 発 明 者 室 屋 照 男 東京都港区芝5丁目33番1号 日本電気株式会社内

⑳ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

㉑ 代 理 人 井理士 内 原 晋

明 細 書

1. 発明の名称

半導体装置の検査方法

2. 特許請求の範囲

半導体装置外観検査工程において、不良となった半導体装置の半導体チップ部またはボンディング・ワイヤ部あるいはリード・フレーム部を破壊し電気的特性不良として不良除去することと特徴とする半導体装置の検査方法。

3. 発明の詳細な説明

イ. 産業上の利用分野

本発明は、半導体装置の外観不良を除去するための方法に関するものである。

ロ. 従来技術

従来、この種の除去方法は、作業者の目視等による外観検査の後、不良となった半導体装置に目印を施し除去している。例えば、第1図

の平面図に示すように、リードフレーム1の状態で樹脂封止されたデュアルインラインパッケージ(DIP)の半導体装置において、外観検査を実施する。この場合、図示されている半導体装置2a, 2b, 2cのうち、外観不良品となった半導体装置2bの樹脂封止面に次工程でのガイドとなる目印3を出す。次工程では、リード切断・曲げ工程の後、不良品2bを全数の中から除去しなければならない。この際、人間による作業では潜在的に作業者が見落とすことによる不良混入の可能性があり、また、自動識別機による作業では高価な設備投資を要すると共に、将来、この工程を省略することができないという欠点があった。

ハ. 発明の目的

本発明は、予じめ外観不良品に目印をつけ、後工程で目印の付いた不良品を除去することにおいて、選別誤れによる不良品の混入がないようにされた半導体装置の検査方法を提供することを目的とするものである。

ニ、発明の構成

本発明の検査方法は、目視により半導体装置の外観検査を行い、不良となった半導体装置の半導体チップ部またはボンディングワイヤ部あるいはリードフレーム部を破壊し、後工程で電気的特性不良として除去することを含むものである。

ホ、発明の効果

本発明によれば、外観不良検査に続く次工程で実施する電気特性検査において、自動選別機により、電気特性不良の半導体装置と同時に、人為的に電気特性不良とした外観不良品を除去するので、格別の外観不良除去の工程を追加する必要はなくなり、また、従来の人手によるような検査疲れなどがなく、信頼性の高い検査が経費性よく実施できる。

ヘ、実施例

つきに本発明を実施例により説明する。

第2図は、本発明の一実施例に係るリードフレーム状態の半導体装置の平面図である。第2

- 3 -

ードフレーム状態の半導体装置の平面図である。

1……リードフレーム、2a、2b、2c……半導体装置、3……外観不良の従来の目印、4……半導体チップ部を破壊した穴。

代理人 井原士 内 原 啓



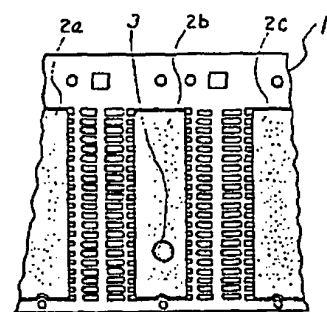
図において、リードフレーム1に設置された半導体装置2a、2b、2cに対し、外観検査を実施する。この際、外観不良品となった半導体装置2bの半導体チップ部及びボンディング・パッド部に穴4を開けて破壊し、次工程の電気的特性検査により、外観検査不良品で電気的特性不良の半導体装置と同時に外観不良の半導体装置2bを次の工程追加なしに、且つ検査疲れなしに除去することができる。

上例では、外観不良の目印として半導体チップ部を破壊しているが、破壊場所は、ボンディングワイヤ部または、リードフレーム部であっても同様の目的を達することができる。

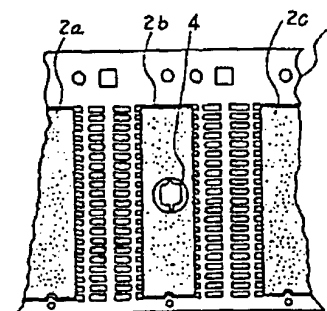
4. 図面の簡単な説明

第1図は従来の半導体装置外観不良の検査方法を説明するためのリードフレーム状態の半導体装置の平面図、第2図は本発明による半導体装置外観不良の検査方法の一実施例を説明するためのものである。

- 4 -



第1図



第2図

- 5 -